

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0058557  
Application Number

출원년월일 : 2002년 09월 26일  
Date of Application SEP 26, 2002

출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



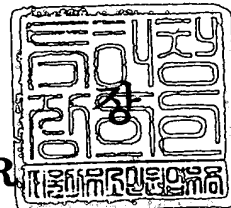
2003 년 05 월 20 일

특

허

청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0017		
【제출일자】	2002.09.26		
【국제특허분류】	G02F 1/133		
【발명의 명칭】	액정 패널의 제전방법 및 이를 이용한 횡전계방식 액정 패널의 제조방법		
【발명의 영문명칭】	DISCHARGING METHOD OF LIQUID CRYSTAL PANEL AND METHOD FOR FABRICATING IN PLANE SWITCHING LIQUID CRYSTAL PANEL USING THE SAME		
【출원인】			
【명칭】	엘지 .필립스 엘시디 주식회사		
【출원인코드】	1-1998-101865-5		
【대리인】			
【성명】	박장원		
【대리인코드】	9-1998-000202-3		
【포괄위임등록번호】	1999-055150-5		
【발명자】			
【성명의 국문표기】	이상혁		
【성명의 영문표기】	LEE, Sang Hyuk		
【주민등록번호】	720421-1852517		
【우편번호】	682-759		
【주소】	울산광역시 동구 전하2동 627 일산아파트 9동 501호		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 원 (인) 박장		
【수수료】			
【기본출원료】	18	면	29,000 원
【가산출원료】	0	면	0 원
【우선권주장료】	0	건	0 원
【심사청구료】	0	항	0 원
【합계】	29,000	원	

1020020058557

출력 일자: 2003/5/21

【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 횡전계방식(In Plane Switching) 액정 패널의 자동 점등(Auto Probe; A/P) 검사시 관찰되는 정전기 얼룩을 제거하기 위한 것으로, 액정 주입 이후의 공정에서 액정 패널의 잦은 접속 및 이동으로 인한 미세한 마찰 때문에 발생될 수 있는 박막트랜지스터 기판의 대전을 제거 할 수 있도록 박막트랜지스터 기판의 뒷면을 집중적으로 대전 해주는 것이다.

**【대표도】**

도 6

## 【명세서】

## 【발명의 명칭】

액정 패널의 제전방법 및 이를 이용한 횡전계방식 액정 패널의 제조방법  
 {DISCHARGING METHOD OF LIQUID CRYSTAL PANEL AND METHOD FOR FABRICATING IN PLANE  
 SWITCHING LIQUID CRYSTAL PANEL USING THE SAME}

## 【도면의 간단한 설명】

도 1은 종래 횡전계방식 액정표시장치를 도시한 평면도.  
 도 2a내지 2e는 횡전계방식 액정표시장치의 제조방법을 도시한 공정 단면도.  
 도 3은 정상적인 액정표시장치의 동작을 나타내는 단면도.  
 도 4는 박막트랜지스터 기판의 대전으로 인해 비정상적인 액정표시장치의 동작을 나타내는 단면도.

도 5는 일반적인 액정표시장치의 공정 흐름도를 도시한 도면.

도 6은 연마 공정 및 검사 단계의 레이아웃(layout)을 보여주는 평면도.

도 7은 이온나이저의 구동 원리를 도시한 도면.

도 8은 대전된 물체의 제전원리를 도시한 도면.

\*\*\* 도면의 주요부분에 대한 부호의 설명 \*\*\*

101: 세정부      103: 버퍼부

105: 제전방비      107: 로봇

110: 인풋 테이블      111: 아웃풋 테이블

113: 점등 검사부      115: 공급 테이블

200: 탐침

**【발명의 상세한 설명】**

**【발명의 목적】**

**【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <15>      본 발명은 액정표시장치에 관한 것으로, 특히 액정 패널의 제작 공정에서 발생될 수 있는 정전기에 의한 얼룩을 제거하기 위한 횡전계방식 액정 패널의 제전방법 및 이를 이용한 액정 패널의 제조 방법에 관한 것이다.
- <16>      고화질, 저전력의 평판표시장치(flat panel display device)로서 주로 사용되는 트위스트네마틱 모드(twisted nematic mode) 액정표시장치(liquid crystal display device)는 시야각이 좁다는 단점이 있다. 이것은 액정분자의 굴절율 이방성(refractive anisotropy)에 기인하는 것으로, 기판과 수평하게 배향된 액정분자가 액정 패널(liquid crystal panel)에 전압이 인가될 때 기판과 거의 수직방향으로 배향되기 때문이다.
- <17>      따라서, 액정분자를 기판과 거의 수평한 방향으로 배향하여 시야각 문제를 해결하는 횡전계방식 액정표시장치(In Plane Switching mode LCD)가 최근에 활발하게 연구되고 있다.
- <18>      도 1은 종래 횡전계방식 액정표시장치를 도시한 것이다.
- <19>      도면에 도시한 바와 같이, 투명한 기판 위에 게이트 라인(1) 및 데이터 라인(2)이 종횡으로 배열되어 화소영역을 정의한다. 실제의 액정표시장치에서는 n개의 게이트 라인(1)과 m개의 데이터 라인(2)이 교차하여 n×m개의 화소가 존재하

지만, 도면에는 설명을 간단하게 하기 위해 단지 한 화소만을 나타내었다. 게이트 라인(1)과 데이터 라인(2)의 교차점에는 박막트랜지스터(thin film transistor)가 배치되어 있으며, 화소영역 내에 상기한 게이트 라인(1)과 대략 평행하게 공통 라인(3)이 배열되어 있다. 또한, 화소 내에는 서로 평행하게 배열되어 액정분자를 스위칭 시키는 적어도 한쌍의 전극 즉, 데이터 전극(8)과 공통 전극(9)이 형성되어 있다. 화소 전극(8)은 박막트랜지스터의 드레인 전극(6b)에 연결되고 공통 전극(9)은 공통 라인에 연결되어 박막트랜지스터를 통해 외부로부터의 전압이 인가되어 양전극(8, 9) 사이에 횡전계가 발생한다.

<20> 도 2a내지 2e는 상기한 종래 횡전계방식 액정표시소자의 제조방법을 도시한 공정 단면도이다.

<21> 먼저, 도 2a에 나타낸 바와 같이, 투명한 제1기판(10) 위에 제1금속층을 스퍼터링(sputtering) 방법으로 적층한 후 포토에칭(photo-etching)하여 게이트 전극(5) 및 공통 전극(9)을 형성한다.

<22> 그 다음, 도 2b에 나타낸 바와 같이  $\text{SiO}_x$ 나  $\text{SiN}_x$ , 비정질실리콘(a-Si), 불순물 비정질실리콘(n+ a-Si)을 적층하여 게이트 절연층(12), a-Si층(15a), n+층(16a)을 형성한 후, 도 2c에 도시한 바와 같이, 상기 a-Si층 및 n+층을 패터닝하여 반도체층(15) 및 오믹콘택층(16)을 형성한다.

<23> 그 후, 도 2d에 도시한 바와 같이, 제2금속층을 적층하고 패터닝하여 소스 전극(6a), 드레인 전극(6b) 및 화소 전극(8)을 형성하고, 그 상부 전면에 걸쳐서 보호막(20)을 형성한 다음, 공통 전극(9)과 화소 전극(8) 사이에 인가되는 횡전계의 세기를 강화시키기 위하여 화소영역 내의 보호막을 제거한다.

- <24> 그 다음, 도 2e에 도시한바와 같이 상기 기판 전면에 걸쳐서 제1배향막(23a)을 도포한 후, 상기 제1배향막(23a)을 배향 처리하여 박막트랜지스터 기판을 제작한다. 또한, 투명한 제2기판(11)에 박막트랜지스터, 게이트 라인, 데이터 라인으로 빛이 새는 것을 방지하는 블랙매트릭스(28)를 형성한 후, 그 위에 칼라필터층(29)을 형성하며, 상기 기판 전체에 걸쳐 제2배향막(23b)을 도포하여 칼라필터 기판(50)을 제작한다. 이어서, 박막트랜지스터 기판(40)과 칼라필터 기판(50) 사이에 액정을 주입하여 액정층(30)을 형성한다.
- <25> 상기한 공정에 의해 횡전계방식 액정 표시 소자가 완성된다. 또한, 도면에는 도시하지 않았지만, 박막트랜지스터 기판 및 칼라필터 기판 형성의 공정중에 발생하는 정전기 발생을 방지하기 위한 쇼팅바(shorting bar)가 형성된다. 따라서, 액정층 형성이후에도 상기 쇼팅바를 제거하는 연마공정을 실행해야한다. 상기 연마공정 이후, 라인간 들의 단선 및 단락등의 불량률을 검출하기 위한 검사 단계가 진행된다. 이때, 박막트랜지스터 기판과 칼라필터 기판이 합착된 액정 패널의 잦은 접촉 및 이동으로 인하여 기판에 국부적인 대전이 발생하게 된다.
- <26> 특히, 박막트랜지스터 기판에 대전영역이 발생하게 되면 자동 점등 검사 (A/P) 단계에서 상기 대전영역에서는 액정이 제대로 구동되지 않아 점등시 정전기 얼룩이 발생하게 된다.
- <27> 이를 좀 더 상세히 설명하면, 대전영역이 없이 정상적으로 구동하는 액정표시장치의 경우, 도 3에 도시한 바와 같이 화소 전극(8)과 공통 전극(9)에 전압을 인가하게 되면 이들 전극(8,9) 사이에 일정한 방향을 가지는 횡전계가 발생하게 된다. 이때, 액정은 인가되는 전압의 세기에 따라 전계방향으로 트위스트(twist)되어 구동을 하게된다.



<28> 그러나, 박막트랜지스터기판의 뒷면에 국부적인 대전이 이루어진 경우, 도 4에 도시한 바와 같이, 대전영역(32)은 화소 전극(8)과 공통 전극(9) 사이의 전계를 왜곡시키는 요인이 된다. 따라서, 이 부분에 배향된 액정은 정상적으로 동작하지 못하고 점등시 화면에 얼룩을 발생시키게 된다.

**【발명이 이루고자 하는 기술적 과제】**

<29> 따라서, 본 발명은 상기와 같은 문제점을 해결하기 위해서 이루어진 것으로, 액정 패널의 공정 진행시 박막트랜지스터 기판의 뒷면을 집중적으로 제전해 줌으로써 대전에 의한 액정의 구동 불량을 방지하는데 그 목적이 있다.

<30> 본 발명의 또 다른 목적은 자동 점등 검사시 박막트랜지스터 기판의 뒷면의 대전으로 인한 화면의 정전기 얼룩을 제거해줌으로써 액정 패널의 불량 검출을 용이하게 하는데 있다.

<31> . 기타 본 발명의 목적 및 특징은 이하의 발명의 구성 및 특허청구범위에서 상세히 기술될 것이다.

**【발명의 구성 및 작용】**

<32> 상기와 같은 목적을 달성하기 위한 본 발명은 액정 패널의 이동 경로에 박막트랜지스터 기판에 집중적인 제전이 이루어질 수 있도록 이온나이저(ionizer)와 같은 제전 장비를 설치함으로써 박막트랜지스터 기판의 대전으로 인한 액정의 구동 불량을 막을 수 있다.

<33> 일반적으로 적용되는 IPS 모드용 액정 패널의 제작과정은 도 5의 흐름도에 도시한 바와 같다.

- <34> 먼저, 다수개의 박막트랜지스터가 형성된 박막트랜지스터 기판과, 칼라필터가 형성된 칼라필터 기판을 준비한다(s11, s12). 이때, 칼라필터 기판의 제작과정은 도 2a내지 도 2e의 종래 도면에 도시한 바와 같다.
- <35> 그리고, 상기 박막트랜지스터 기판과 칼라필터 기판 상에 배향막을 형성한다(s13, s14). 배향막 형성은 고분자 박막의 도포와 러빙(Rubbing) 공정을 포함하며, 상기 고분자 박막을 통상적으로 배향막이라 한다. 상기 배향막은 박막트랜지스터 기판 전체에 균일한 두께로 도포 되어야 하고, 러빙 또한 균일해야 한다.
- <36> 상기 러빙은 액정의 초기 배열방향을 결정하는 주요한 공정으로, 배향막의 러빙에 의해 배향 방향이 결정되며 이 배향에 따라 액정 분자가 배향된다. 따라서, 균일한 배향막의 형성과 러빙이 실행되어야만 균일한 액정 분자의 배향이 가능하게 되며, 그 결과 균일한 디스플레이(Display) 특성을 갖게 된다.
- <37> 일반적으로 배향막은 유기질의 유기배향막인 폴리이미드(polyimide) 계열이 주로 쓰이며, 이 유기 배향막에 천을 이용하여 배향막을 일정한 방향으로 문질러주러 줌으로써, 러빙공정이 실행된다.
- <38> 상기한 바와 같이, 배향막이 형성된 박막트랜지스터 기판에 스페이서를 산포하고 박막트랜지스터 기판 또는 칼라필터 기판에 셀 패턴(seal pattern)을 형성한다.(s15, s16)
- <39> 액정 셀에서 셀 패턴은 액정 주입을 위한 갭 형성과 주입된 액정이 새는 것을 방지하기 위한 것으로, 통상적으로 스크린 인쇄법 등에 의해 열경화성 수지를 일정하게 원하는 패턴으로 형성시킴으로써 완성된다.

- <40> 스페이서는 LCD 제조공정에서 칼라필터기판과 박막트랜지스터기판 사이의 갭을 정밀하고 균일하게 유지하기 위해 사용된다. 따라서, 상기 스페이서 산포시 박막트랜지스터기판에 대해 균일한 밀도로 산포해야 하며, 알코올 등에 스페이서를 혼합하여 분사하는 습식 산포법과 스페이서만을 산포하는 건식산포법등을 사용할 수 있다.
- <41> 스페이서 산포공정 및 실패턴 공정이 끝나면, 칼라필터가 인쇄된 칼라필터 기판과 박막트랜지스터와 화소전극 및 공통전극이 배열된 박막트랜지스터 기판의 합착공정이 진행된다.(s17)
- <42> 박막트랜지스터 기판과 칼라필터 기판의 합착 배열은 각 기판의 설계시 주어지는 마진(Margin)에 의해 결정되는데, 보통 수  $\mu\text{m}$ 의 정밀도가 요구된다. 두 기판의 합착 오차범위를 벗어나면, 빛이 새어나오게 되어 액정 셀의 구동시 원하는 화질 특성을 기대할 수 없다.
- <43> 이어서, 상기의 과정들을 통하여 제작 LCD기판을 단위 패널별로 절단한다.
- <44> LCD기판의 절단공정은 유리기판 보다 경도가 높은 다이아몬드 재질의 휠을 이용하여 기판 표면에 수직크랙을 형성하는 스크라이브(Scribe) 공정과 상기 크랙이 형성된 기판에 힘을 가해 절단하는 브레이크(Break) 공정으로 이루어진다.
- <45> 다음은, 각 단위 패널로 절단된 LCD 기판의 액정주입구에 액정을 주입하여 패널을 완성한 후(s19), 공정 도중 라인들간의 정전기 발생을 방지하기 위해 패드부의 외곽부에 별도로 형성했던 쇼팅바(shorting bar)를 제거하기 위한 연마 공정을 진행한다(s20).

- <46>       다음은, 상기와 같이 제작된 단위 패널들의 불량을 검출해내기 위한 검사단계가 이루어진다(s21). 상기 검사단계에서는 박트랜지스터의 동작불량 및 화소 점등 검사가 이루어진다.
- <47>       본 발명에서는 상기 연마 공정과 검사 공정이 인라인(in line) 방식으로 이루어지며, 각각의 액정 패널이 머무르는 위치에 정전기를 제거 해주는 이온나이저(ionizer)가 구비되어 있다.
- <48>       즉, 상기 이온나이저는 칼라필터 기판 및 박막트랜지스터 기판의 합착 이후의 공정에서 패널의 잦은 이동이나 접촉에 의해서 발생될 수 있는 정전기를 제거해주기 위하여 설치된 것으로, 특히 박막트랜지스터 기판의 대전으로 인하여 발생할 수 있는 정전기 방지에 그 목적이 있으며, 박막트랜지스터 기판에 대하여 집중적으로 제전이 이루어질 수 있도록 박막트랜지스터 기판의 하부에 구비되어 있다.
- <49>       TN 모드의 경우에는 박막트랜지스터 기판이 대전되더라도 점등시 화질에 큰 영향을 미치지 않으나, 횡전계방식에서는 화소전극과 공통전극이 모두 박막트랜지스터 기판에 형성되어 이들 사이의 전계에 의해서 액정이 구동하기 때문에 만일, 박막트랜지스터 기판의 뒷면에 대전이 이루어지게 되면, 상기 대전된 영역으로 인하여 화소전극과 공통전극간의 전계에 영향을 미치게 된다. 따라서, 이 영역에서는 액정이 제대로 동작하지 못하고 점등시 화면에 정전기 얼룩을 발생시키게 된다.
- <50>       따라서, 본 발명은 박막트랜지스터 기판에 대전이 이루어진 경우 이를 효과적으로 제전할 수 있는 제전방법을 제시한 것이다.

- <51> 이하, 참조한 도면을 통하여 본 발명에 대하여 좀 더 상세히 설명하면 다음과 같다.
- <52> 도 6은 액정 주입 및 스크라이브/브레이크 공정 이후에 이루어지는 연마 공정 및 검사 단계의 레이아웃(layout)을 보여주는 평면도이다.
- <53> 도면에 도시한 바와 같이, 연마 공정 이후, 연마 공정에서 발생된 여러 가지 불순물들을 세정하기 위한 세정부(101) 및 자동 점등 검사부(113)가 일렬로 배치되어 있으며, 액정 패널을 원하는 위치에 옮기기 위한 수단으로 로봇(107)이 배치되어 있다.
- <54> 또한, 자동 점등검사가 이루어지기 전에 세정된 액정 패널을 보관하기 위한 버퍼부(buffer;103)와, 패널을 점등 검사부(113)에 공급하기 위한 공급 테이블부(115)와, 상기 버퍼부(103)와 공급테이블(115) 사이에 설치된 인풋 테이블(input table;110), 그리고 검사를 마친 패널을 다음 공정으로 옮기기 위한 아웃풋 테이블(output table;111) 및 이동 테이블(117)이 추가로 배치되어 있다.
- <55> 또한, 상기 세정부(101)와 버퍼부(103)와 인풋 테이블(110)과 공급 테이블(115)에는 제전 장비(105)가 설치되어 있다. 상기 제전 장비(105)는 패널의 이송중 미세한 마찰에 의해서 기판의 표면에 발생될 수 있는 정전기를 제거해주는 역할을 한다.
- <56> 상기 제전 장비는 박막트랜지스터 기판의 뒷면을 집중적으로 제전 할 수 있도록 설치되어 있으며, 상기 세정부, 버퍼부, 인풋 테이블, 공급 테이블 중의 적어도 한 곳은 칼라필터 기판을 제전 할 수 있도록 위에서 아래로의 제전방향을 가진 제전 장비가 설치되어 있다.

- <57> 제전 장비로 널리 사용되고 있는 이오나이저(ionizer)는 도 7에 도시한 바와 같은 구동 원리를 가지고 있다.
- <58> 즉, 여러 개의 탐침(200)이 부착된 이오나이저(ionizer)에 질소( $N_2$ ) 가스를 공급하게 되면, 상기 탐침을 통하여 일정한 시간간격 단위로( $1/60$ 초) 음이온( $N_2^-$ )과 양이온( $N_2^+$ )을 지속적으로 발생시킨다. 이때, 외부에서 볼 때 탐침(200)으로부터 발생된 음이온과 양이온의 양이 같기 때문에 전체적으로는 중성상태이며, 대전된 물체가 있는 경우에는 대전된 극성과 탐침으로부터 발생된 양, 음 이온들 간의 인력 또는 척력에 의해서 대전된 물체를 중화시키게 된다.
- <59> 도 8을 참조하여 상기와 같은 제전 원리를 좀더 상세히 설명하면, 국부적으로 (+) 대전된 기판(150)인 경우, 팁으로부터 발생된 음이온들은 대전된 기판의 양전하 때문에 척력을 받아 밀어내고, 음이온들의 경우에는 인력을 받아 대전된 기판으로 이동한다. 이때, 인력에 의해서 끌려온 음이온과 기판에 대전된 양이온들이 중화됨으로써 정전기를 제거할 수가 있다.
- <60> 상술한 바와 같이, 본 발명은 액정 주입 공정 이후, 패널이 머무르는 위치마다 박막트랜지스터 기판의 뒷면에 대전된 정전기를 제거해주기 위한 제전 장비를 설치함으로써, 점등 검사시 박막트랜지스터 기판의 뒷면에 발생된 대전영역으로 인하여 발생될 수 있는 정전기 얼룩을 제거 할 수가 있다.

#### 【발명의 효과】

- <61> 상술한 바와 같이 본 발명은 액정 패널의 공정 진행시 박막트랜지스터 기판의 뒷면을 집중적으로 제전해 줌으로써 박막트랜지스터 기판의 대전에 의한 액정의 구동 불량을

막아 점등 검사시 액정이 구동불량에 의해서 화면에 나타나는 정전기 얼룩을 제거할 수 있는 효과가 있다.

<62> 또한, 자동 점등 검사시 박막트랜지스터 기관의 뒷면의 대전으로 인한 화면의 정전기 얼룩을 제거해줌으로써 액정 패널의 불량 검출을 용이하게 하여 생산성을 향상시키는 효과가 있다.

**【특허청구범위】****【청구항 1】**

칼라필터 기판과 박막트랜지스터 기판이 액정층을 사이에 두고 서로 합착된 액정 패널의 제전방법에 있어서, 상기 액정 패널의 적어도 한쪽면을 제전 시키는 것을 특징으로 하는 횡전계방식 액정 패널의 제전 방법.

**【청구항 2】**

제 1 항에 있어서, 상기 액정 패널의 제전은 이온나이저를 통하여 이루어지는 것을 특징으로 하는 횡전계방식 액정 패널의 제전 방법.

**【청구항 3】**

제 1 항에 있어서, 제전이 이루어지는 면은 박막트랜지스터 기판인 것을 특징으로 하는 횡전계방식 액정 패널의 제전 방법.

**【청구항 4】**

제 1 항에 있어서, 제전이 이루어지는 면은 칼라필터 기판인 것을 특징으로 하는 횡전계방식 액정 패널의 제전 방법.

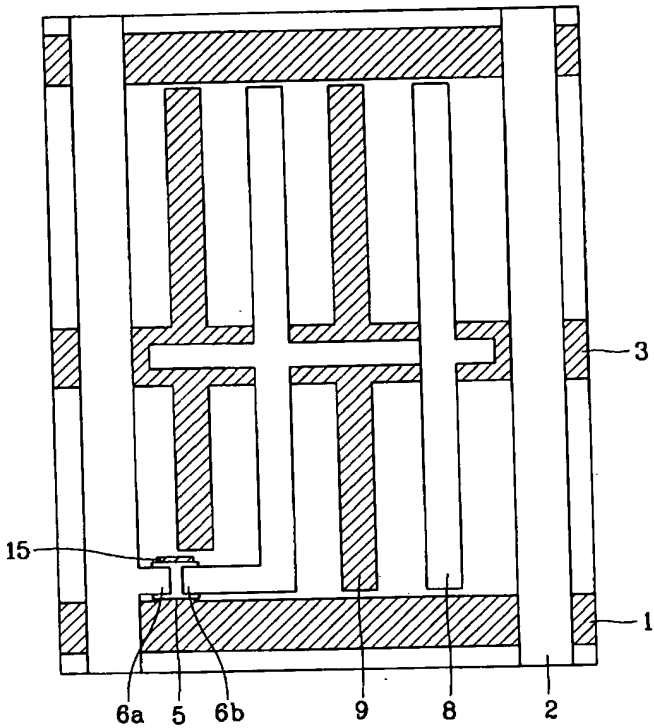
**【청구항 5】**

제 1 항에 있어서, 제전이 이루어지는 면은 박막트랜지스터 기판 및 칼라필터 기판인 것을 특징으로 하는 횡전계방식 액정 패널의 제전 방법.

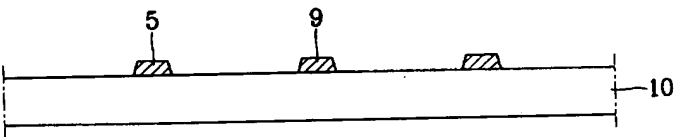


【도면】

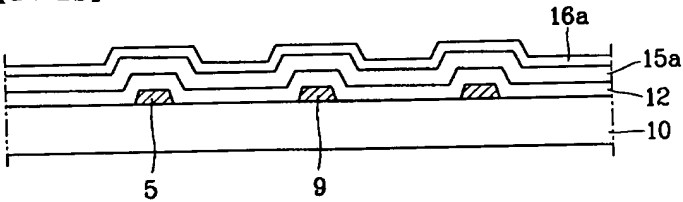
【도 1】



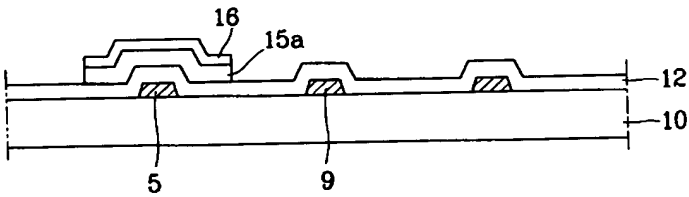
【도 2a】



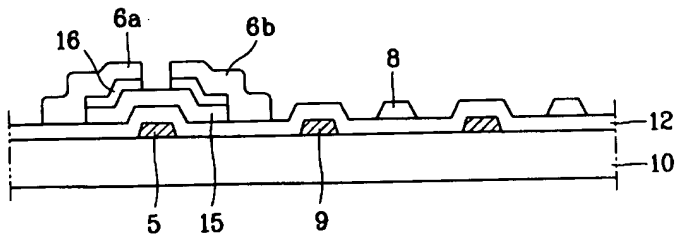
【도 2b】



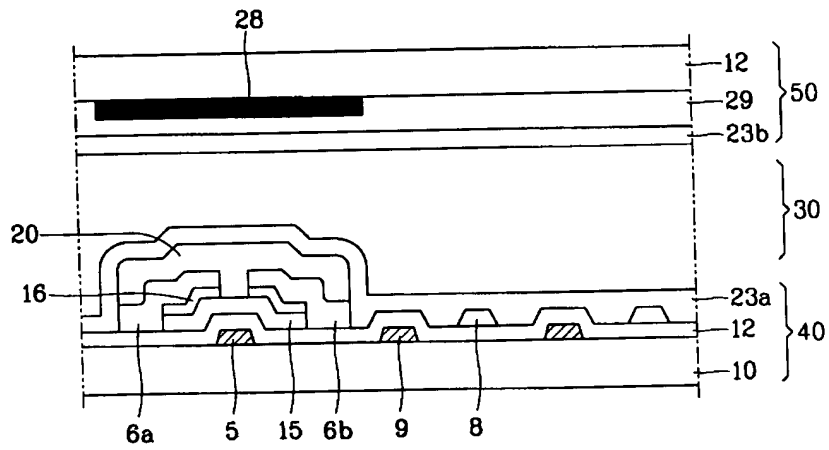
【도 2c】



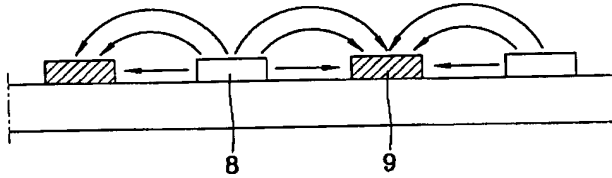
【도 2d】



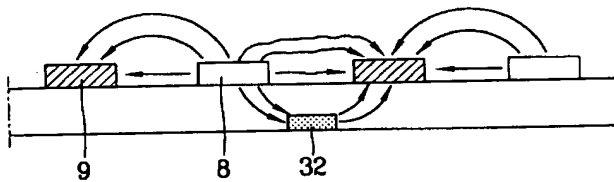
【도 2e】



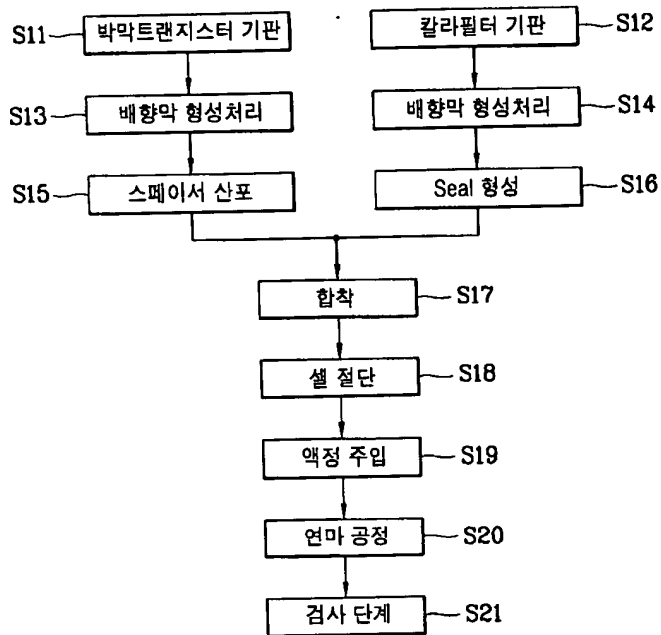
【도 3】



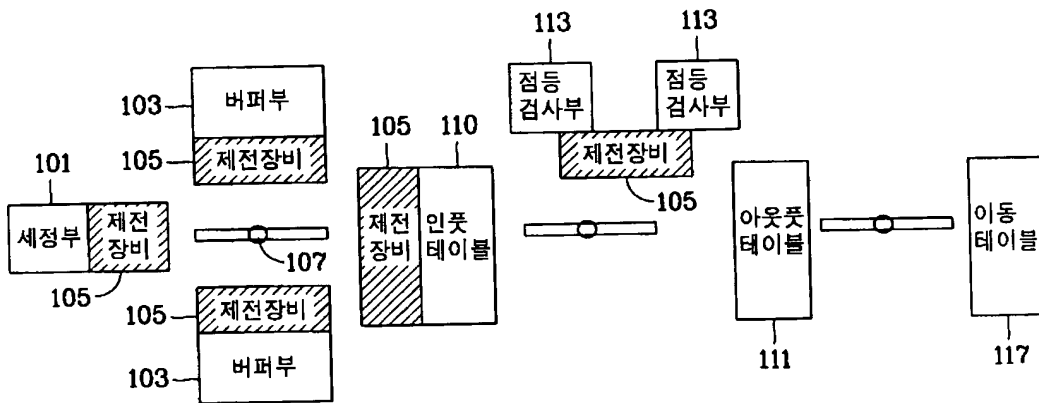
【도 4】



【도 5】



【도 6】



【도 7】

